

# Corso di Architettura degli Elaboratori e Laboratorio (M-Z)

## Reti sequenziali

*Nino Cauli*

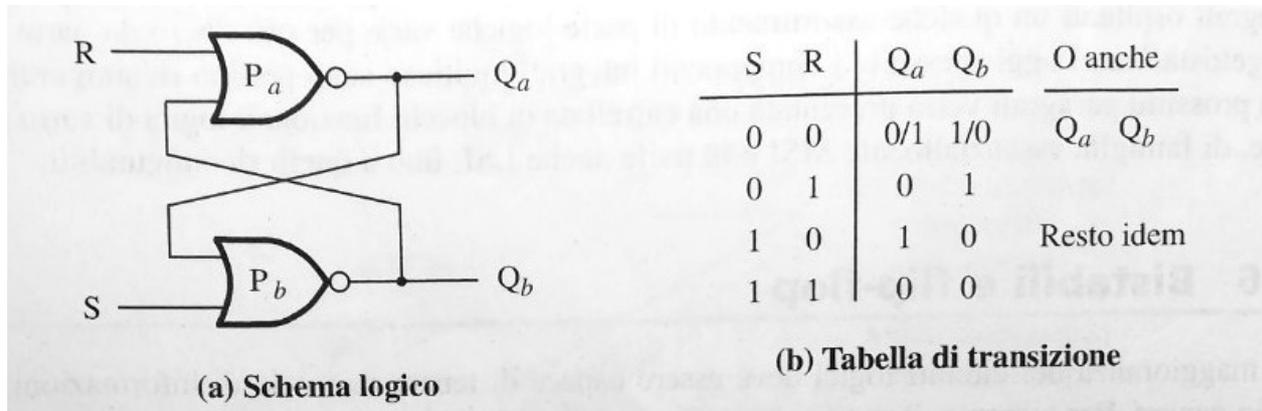


UNIVERSITÀ  
degli STUDI  
di CATANIA

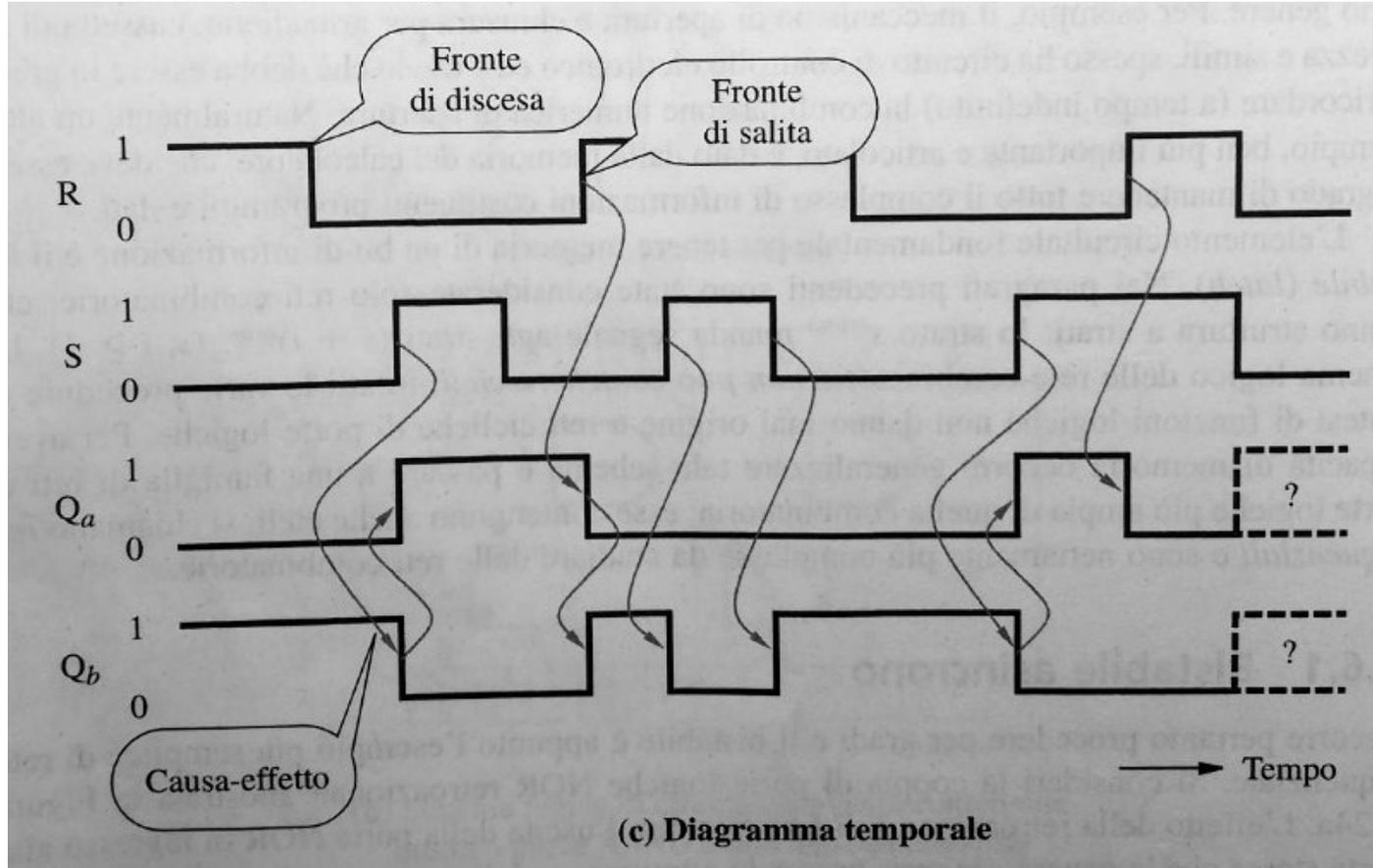
Dipartimento di Matematica e Informatica

- Abbiamo visto come sia possibile, grazie alle reti combinatorie, realizzare varie unità funzionali (ALU, decodificatori, multipiatori, ecc.), ma per memorizzare informazione le reti combinatorie non bastano
- C'è bisogno di una rete logica le cui uscite non dipendano solo dall'input attuale, ma anche dai sui "stati" precedenti
- Queste reti sono chiamate reti sequenziali
- Le reti sequenziali sono reti logiche che presentano dei cicli

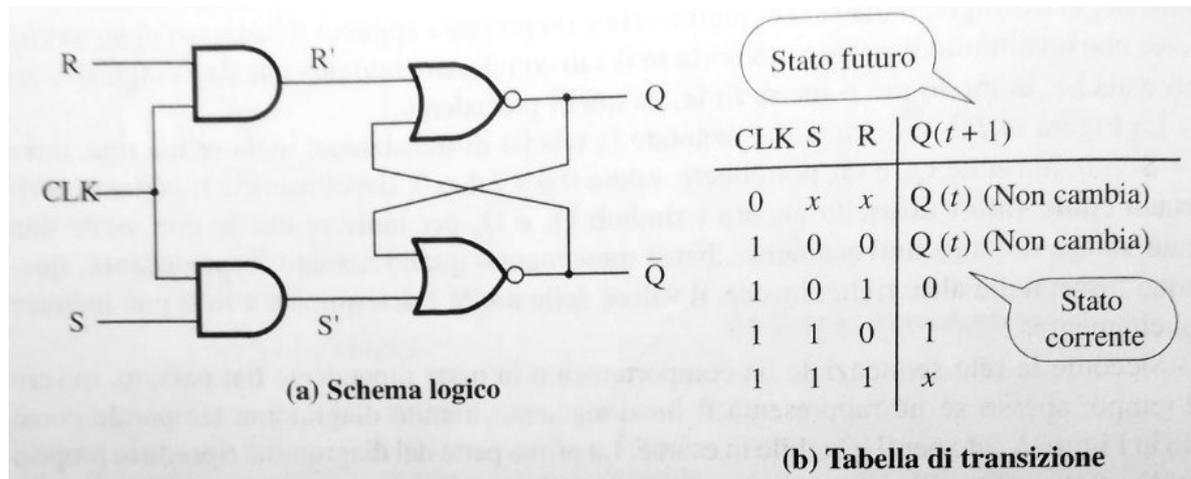
- Il bistabile è una rete sequenziale in grado di memorizzare 1 bit ( $Q_a$ )
- Tenendo gli input Set e Reset a 0 il bistabile mantiene la sua uscita precedente
- Mettendo a 1 Set o Reset, l'uscita  $Q_a$  si porta a 1 o a 0 rispettivamente
- Il caso di Set e Reset a 1 non viene usato per possibile ambiguità



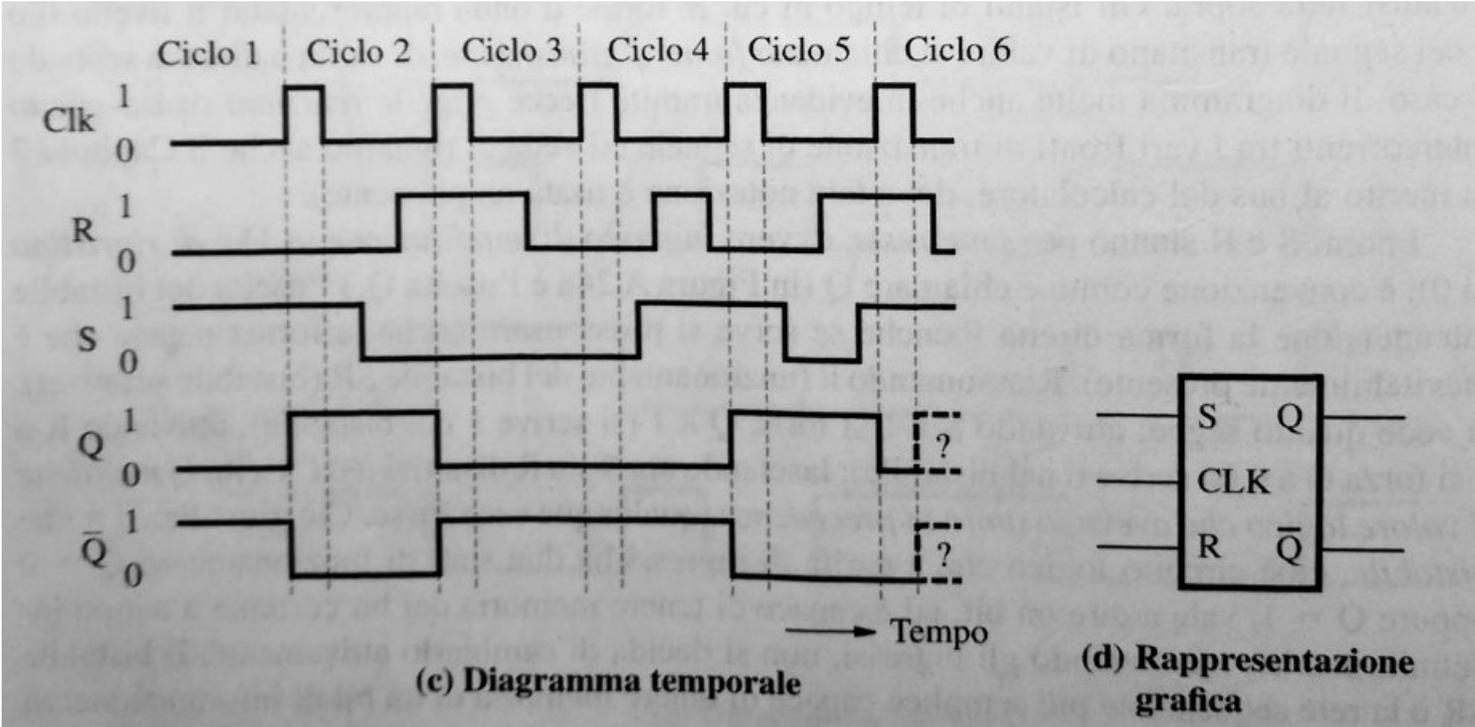
# Bistabile asincrono (diagramma temporale)



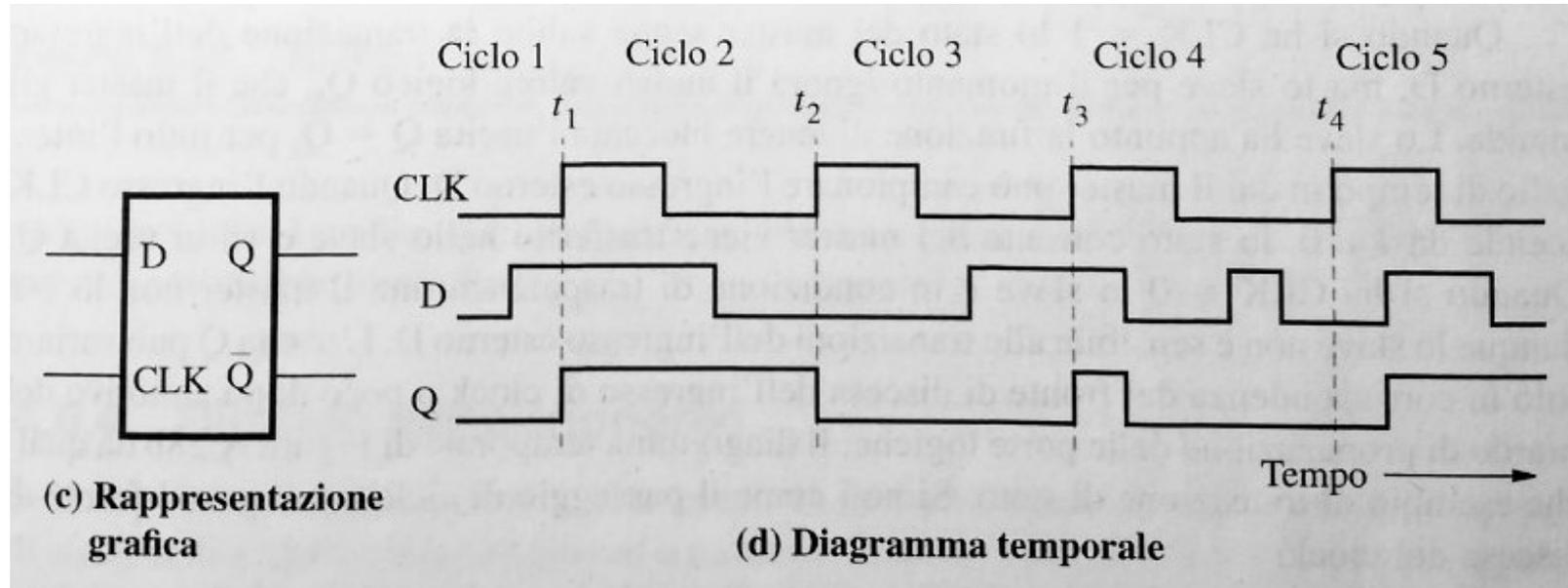
- Il bistabile sincrono presenta un bit CLK di ingresso oltre Set e Reset
- Quando  $CLK = 0$  lo stato non cambia
- Quando  $CLK = 1$  si comporta come un bistabile asincrono
- Il funzionamento è legato ai cicli di clock



# Bistabile sincrono

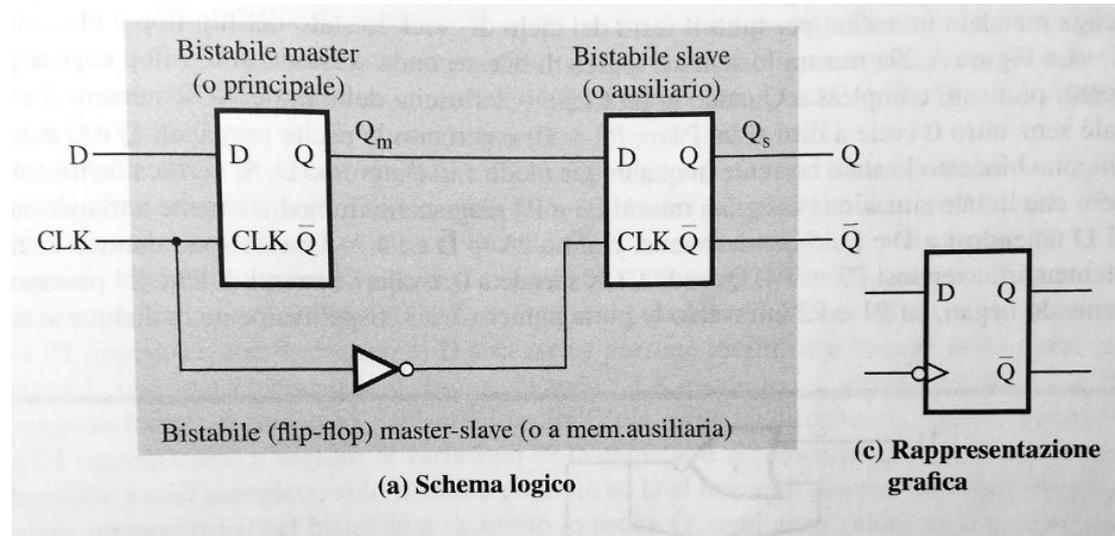




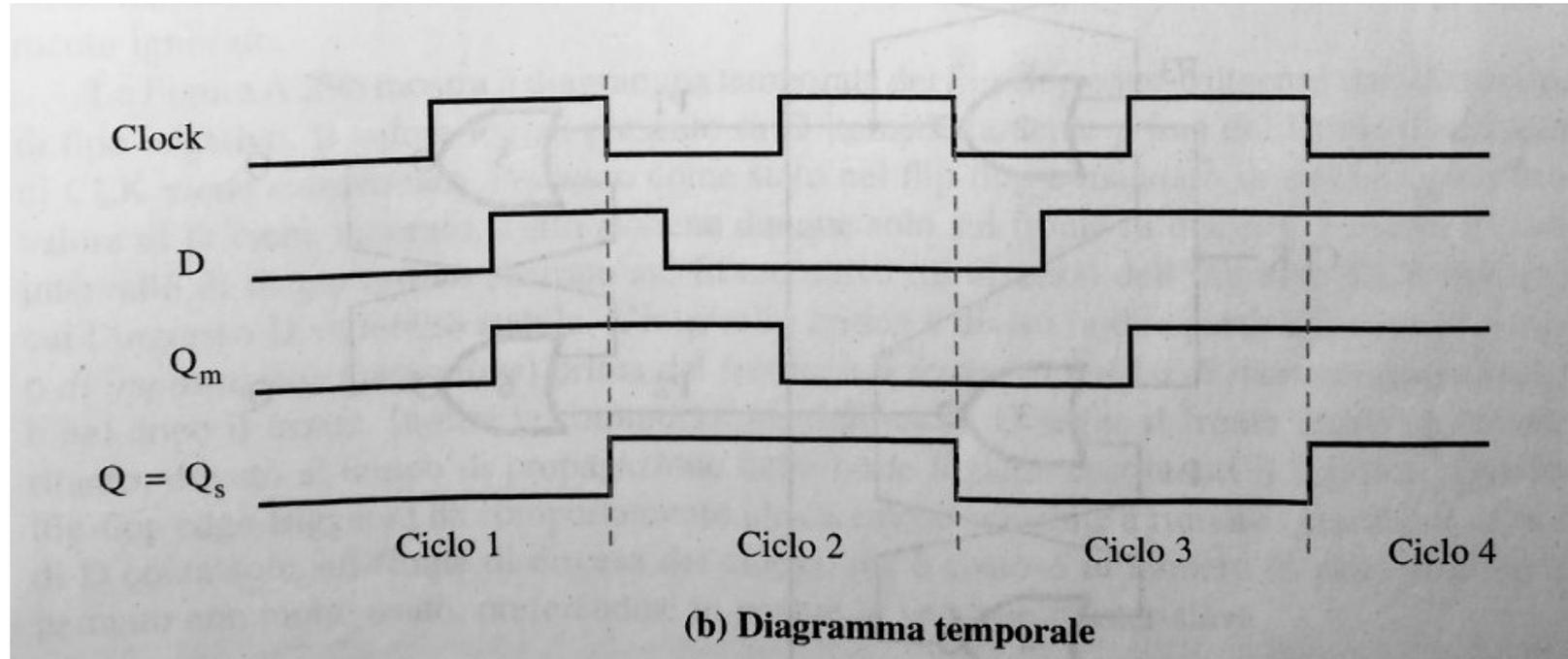


- Un bistabile sincrono può commutare varie volte quando l'ingresso di clock è alto (effetto chiamato trasparenza)
- Spesso la trasparenza è un comportamento indesiderabile

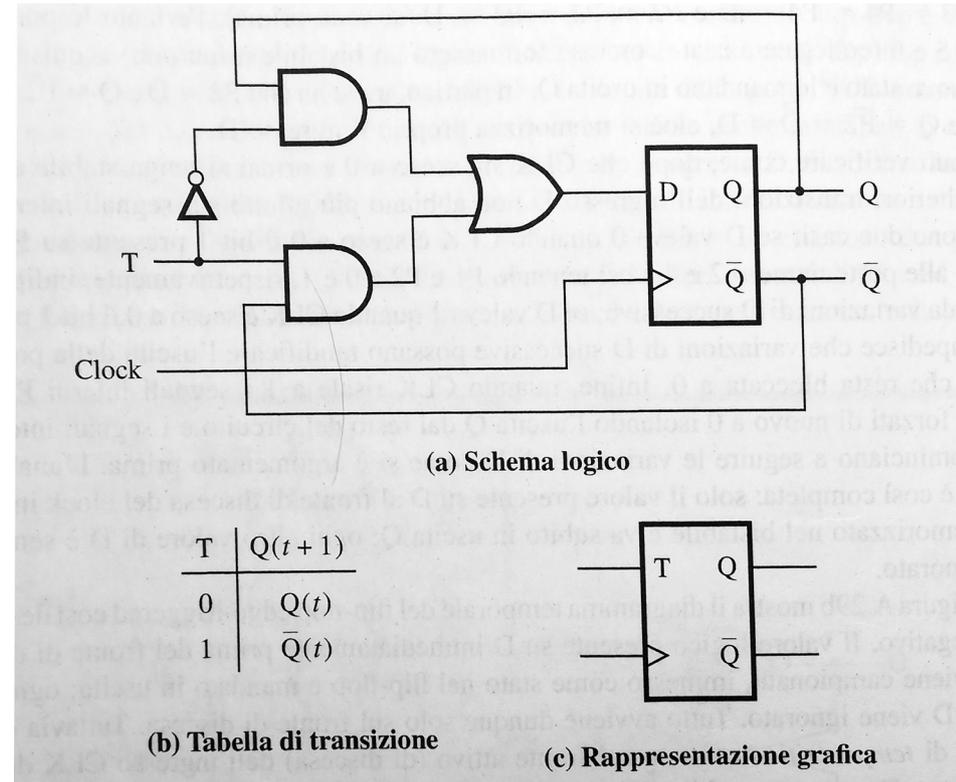
- Il Flip-Flop master-slave è una rete sequenziale che risolve il problema della trasparenza
- È formato da due bistabili D in serie (master e slave), il primo riceve il segnale di clock diretto e il secondo negato
- Come risultato questo tipo di flip-flop commuta solo durante il fronte di discesa del clock (edge-triggered negativo)



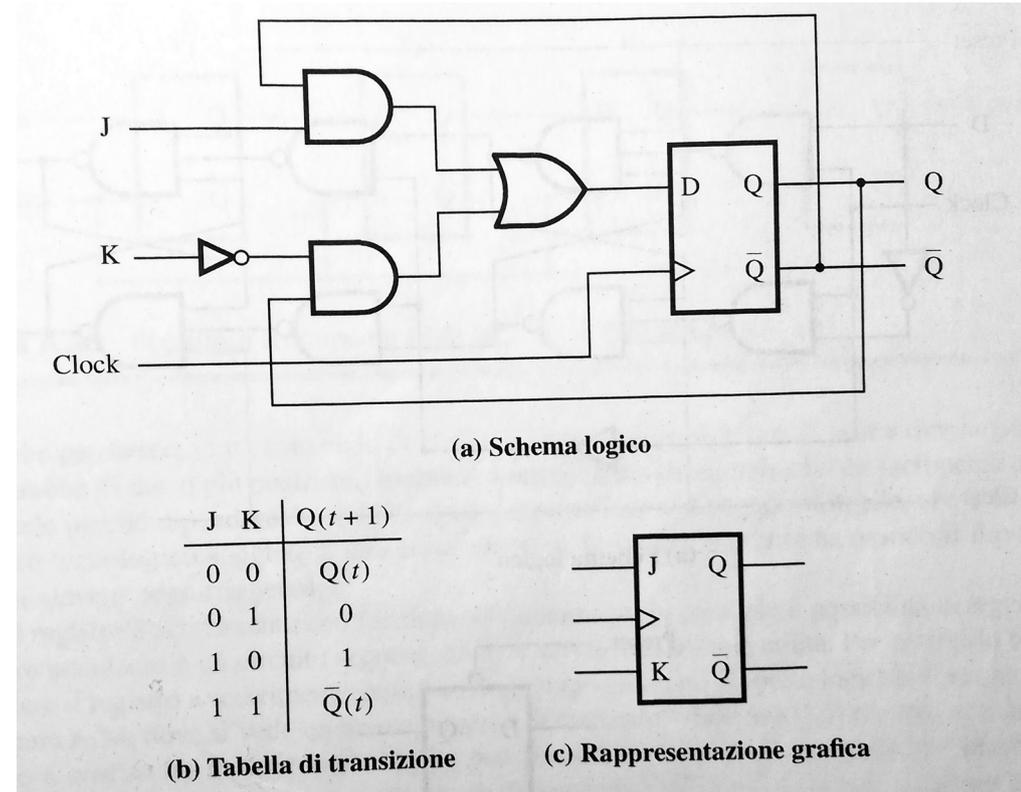
# Flip-flop master-slave



- Il flip-flop di tipo T commuta stato ogni ciclo di clock se il suo input T è a 1, altrimenti viene riconfermato
- A seconda del valore di T viene rimandata in ingresso ad un flip-flop di tipo D la sua uscita diretta o negata
- Utile per realizzare i contatori

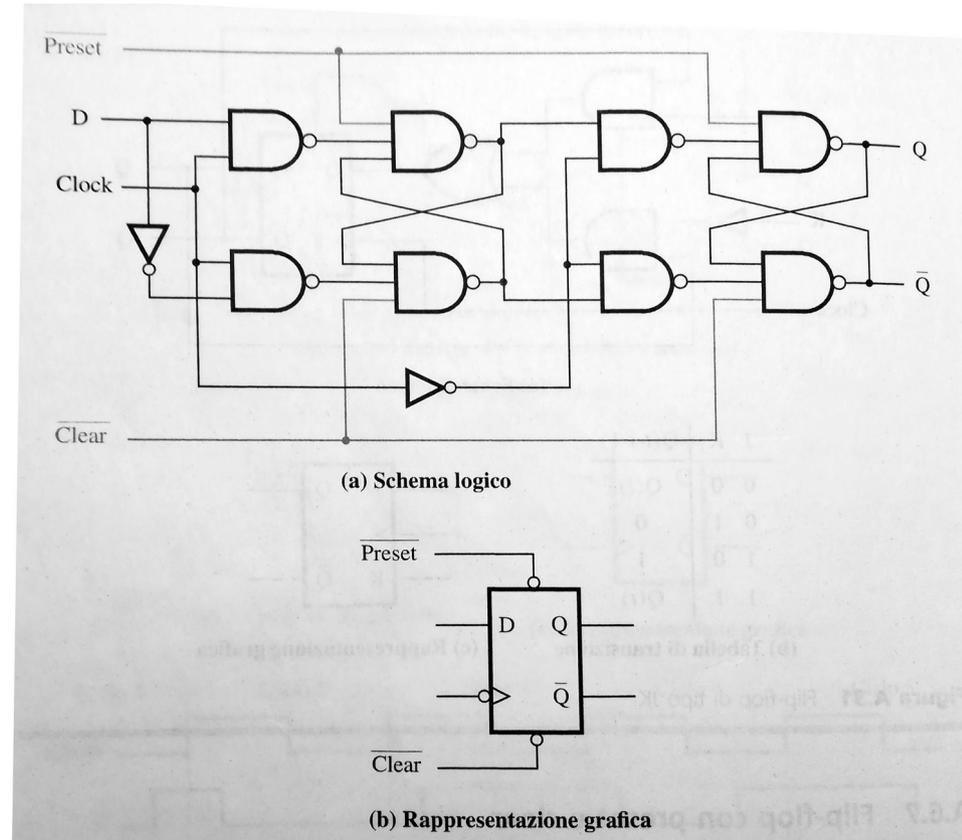


- Il flip-flop di tipo JK unisce le funzionalità dei flip-flop di tipo D e T
- Se lo stesso bit viene duplicato negli ingressi J e K si comporta come un flip-flop T (1 commuta lo stato e 0 lo riconferma)
- Se J e K sono complementari si comporta come un flip-flop di tipo D, dove l'input J corrisponde a D

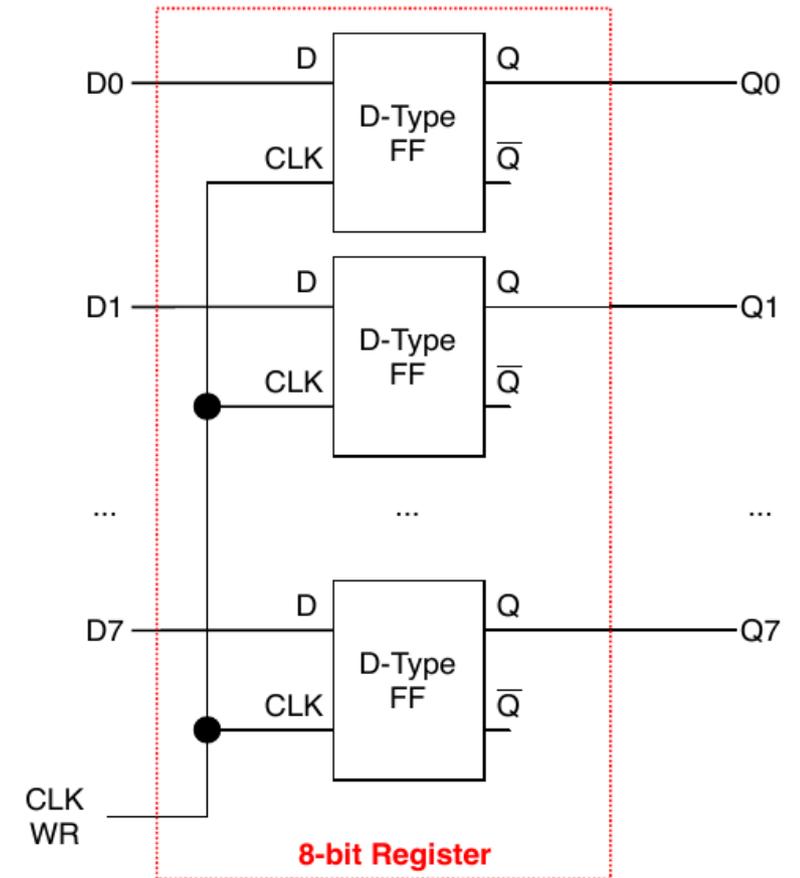


# Flip-flop con preset e clear

- Spesso è necessario inizializzare lo stato del flip-flop indipendentemente dai valori di ingresso e dello stato corrente
- Aggiungendo due ingressi (preset e clear) è possibile ottenere questa funzionalità
- Quando preset è attivo si forza lo stato a 1, quando clear è attivo si forza a 0
- Preset e clear sono attivi bassi e mai attivi nello stesso momento

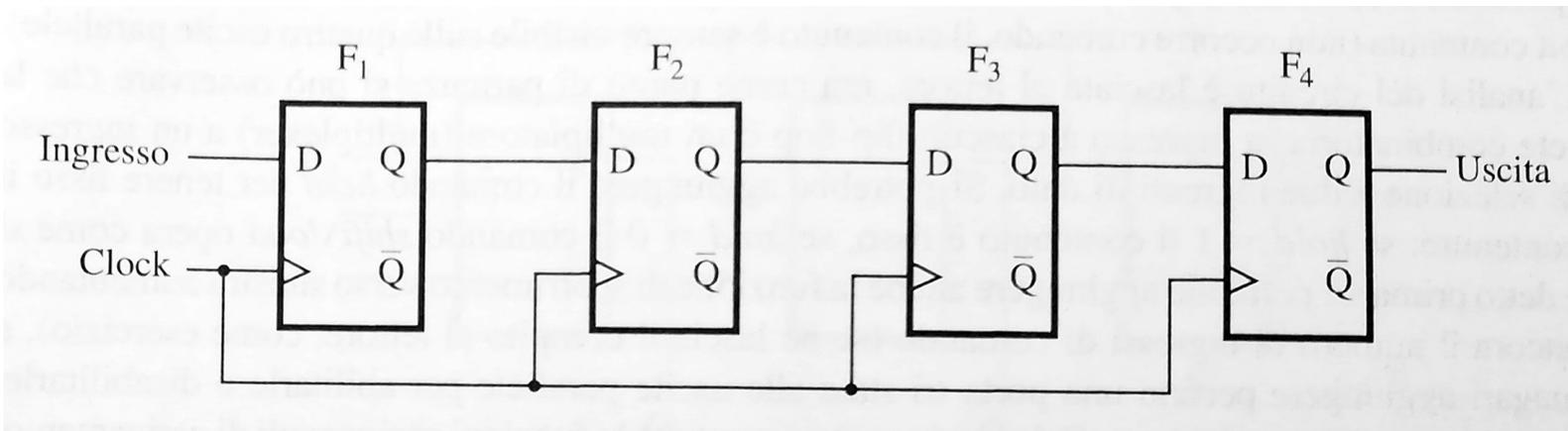


- I registri sono dei circuiti elettronici in grado di immagazzinare una sequenza di n bit
- Finora abbiamo visto blocchi logici in grado di memorizzare 1 bit (flip-flop)
- Un registro è formato da un insieme di flip-flop collegati in parallelo ad uno stesso segnale di clock
- I registri paralleli sono dei registri in cui si può accedere contemporaneamente a tutti gli ingressi e le uscite dei flip-flop

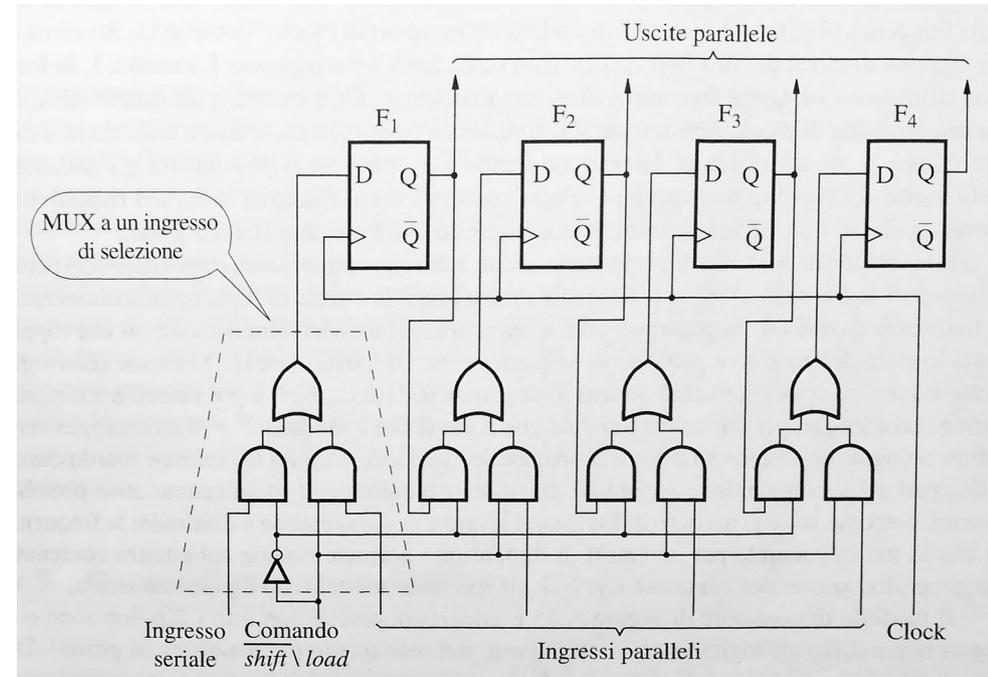


# Registro a scorrimento (shift register)

- Spesso è necessario essere in grado di memorizzare l'informazione serialmente, bit per bit
- I registri a scorrimento sono formati da  $n$  flip-flop collegati in serie attraverso le loro uscite/entrate
- Ricevono 1 bit in ingresso solo al primo flip-flop e ogni ciclo di clock spostano il loro contenuto di una posizione
- L'uscita del registro corrisponde al bit di uscita dell'ultimo flip-flop



- Il registro seriale parallelo unisce le funzionalità dei due registri visti finora
- Presenta un comando shift/load che permette di cambiare modalità di ingresso:
  - shift/load = 0: shift
  - shift/load = 1: load parallelo
- L'uscita può essere letta in parallelo
- La modalità viene selezionata attraverso n multiplatori a un ingresso di selezione (shift/load)



- Un contatore a  $n$  bit è in grado di percorrere la sequenza di numeri da 0 a  $2^n - 1$  ciclicamente, incrementando di 1 unità ogni ciclo di clock
- È realizzato attraverso  $n$  flip-flop di tipo T, collegando in serie l'uscita  $\bar{Q}$  di ogni flip-flop all'ingresso di clock del flip-flop successivo
- Il numero attuale del conteggio è dato dalla stringa delle uscite Q (dal bit meno significativo al più significativo)
- Il contatore può anche essere usato per scalare la frequenza di un segnale di clock

